BEST AVAILABLE COPY

Original document

METHOD FOR GALVANICALLY FORMING CONDUCTOR STRUCTURES OF HIGH-PURITY COPPER IN THE PRODUCTION OF INTEGRATED CIRCUITS

Patent number:

WO0044042

Publication date:

2000-07-27

Inventor:

MEYER HEINRICH (DE); THIES ANDREAS (DE)

Applicant:

ATOTECH DEUTSCHLAND GMBH (DE); MEYER

HEINRICH (DE); THIES ANDREAS (DE)

Classification:

- international:

H01L21/288; H01L21/768; H01L21/02; H01L21/70;

(IPC1-7): H01L21/768; H01L21/288

- european:

Application number: WO2000DE00133 20000111

Priority number(s): DE19991003178 19990121; DE19991015146 19990326

Also published as:

EP1153430 (A1)

US6793795 (B1)

区 CA2359473 (AI) 区 EP1153430 (BI) 区 DE19915146 (CI

🔁 CN1137511C (C)

less <<

Cited documents:

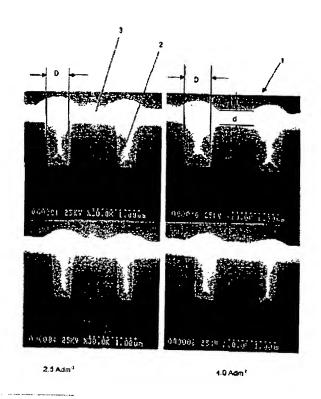
DE19545231

Report a data error he

Abstract of WO0044042

View INPADOC patent family

The invention relates to a method for galvanically forming conductor structures of high-purity copper on surfaces of semiconductor substrates (wafers) (1) during the production of integrated circuits, said semiconductor substrates being provided with indentations (2). The inventive method comprises the following steps: a) coating the entire surfaces of the semiconductor substrates (1) which are provided with indentations (2) with a backing material layer in order to obtain a sufficient conductivity for the galvanic deposition process; b) depositing copper layers (3) having an even layer thickness on the entire surface of the backing material layer via a galvanic metal deposition process by contacting the semiconductor substrates with a copper deposition bath. Said copper deposition bath contains at least one copper ion source, at least one additive compound for controlling the physico-mechanical properties of the copper layers and Fe(II) and/or Fe (II) compounds. Between the semiconductor substrates and the dimension-stable counterelectrodes which are contacted with said bath and which are insoluble therein an electric potential is applied so that an electric current flows between the semiconductor substrates (1) and the counter-electrodes. In a last step of the inventive method, c) the copper layer (3) is structured.



Data supplied from the esp@cenet database - Worldwide

Description of WO0044042

Verfahren zum galvanischenBilden von Leiterstrukturen aus hochreinem Kupfer bei der Herstellung von integrierten Schaltungen Beschreibung: Die Erfindung betrifft ein Verfahren zum galvanischenBilden v Leiterstrukturen aus hochreinem Kupfer, beispielsweise von Leiterbahnen, Durchgangslö- chern, Verbindungskontaktierungen und Anschlussplätzen, auf mit Vertiefungen versehenen Oberflächen von Halbleitersubstraten (Wafern) bei der Herstellung von integrierten Schaltungen, insbesondere in Fallen, denen die Vertiefungen ein hohes Aspektverhältnis aufweisen.

Zur Herstellung integrierter Schaltungen wird die sogenannte Silizium-Planartechnik eingesetzt, bei der Epitaxie-und Dotierungsverfahren angewendet werden. Hierzu werden einkristalline Siliziumscheiben, sogenannte Wafer, mit physikalischen Methoden bearbeitet, um im Mikrometer-und seit einiger Zeit aus im Sub-Mikrometerbereich (derzeit 0,25um) unterschiedlich leitfähige Bereiche auf derSiliziumoberflac zu bilden.

Der Herstellungsprozesslässt sich in drei Etappen unterteilen : (a) Herstellung von Transistoren und dera gegenseitige Oxidation ; dieser

Prozess wird auch FEOL (Front End of Line) bezeichnet ("Technologie hoch integrierter Schaltungen", Widmann, H. Mader, H. Friedrich, 2. Auflage,

Springer-Verlag, 1996; "VLSI-Electronic Microstructure Science", Norman G.

Einspruch, Editor, insbes. Vol. 19"Advanced CMOSTechnology", J. M. Pimbley, M. Ghezzo, H. G. Parks, D. M. Brown, Academic Press, New York, 1989); (b) Kontaktierung und Verbindung dereinzelnen mono-undpolykristallinen

WO0044042 Page 3 of 12

Siliziumbereiche desFOEL-Teils gemäss der gewünschten integrierten Schal tung; (c) Passivierung bzv Schutz gegen mechanische Beschädigung oder gegen das Eindringen von Fremdstoffen.

Die Transistoren werden in der zweiten Etappe in der Regel durch Mehrlagemetallisierung kontaktiert u miteinander verbunden, wobei zur Isolation der hierfürgebildeten Leiterzüge üblicherweise das dielektrische Siliziumdioxid verwendet wird.

Zur Herstellung der Leiterbahnen, der Verbindungskontaktierungslöcher und der Anschlussplätze wird s langem eine im allgemeinen 1 um dicke Aluminiumschicht mit physikalischen Methoden, beispielsweis einem Aufdamp(Elektronenstrahlverdampfungs-) oder einem Sputterverfahren, aufgebracht.

Diese wird durch geeigneteÄtzverfahren unter Verwendung eines Photoresists nachträglich strukturiert.

Aluminium wird in der älteren Literatur als günstigste Alternative derverfügba- ren Materialien zur Herstellung der Leiterbahnen, Verbindungskontaktierungen und Anschlussplätze beschrieben. Beispielsweise werden Anforderungen an diese Schicht in "Integrierte Bipolarschaltungen" von H.-M. Re und R. Ranfft, Springer-Verlag, Berlin, 1980 angegeben. Die dort genannten Probleme werden durch bestimmte Verfahrensoptimierungen zwar minimiert, können jedoch nicht völlig vermieden werden.

In jüngerer Zeit ist esgelungen, Aluminium durch galvanisch abgeschiedenes Kupfer zu ersetzen (IEEE-Spektrum, January 1998, Linda Geppert, "Solid State", Seiten 23 bis 28). Insbesondere wegen derhöherer elektrischen Leitfähigkeit, höheren Wärmebeständigkeit sowie Diffusions-und Migrationsfestig keit hat sich Kupfer als Alternative zu Aluminium als bevorzugtes Material her ausgestellt. Hierzu wird die sogenannte "Damaszene"-Technik angewendet (IEEE-Spektrum, January 1998, Linda Geppert, "Solid State", Seiten 23 bis 28 und P. C. Andricacos etal. in IBM J. Res. Developm., Vol. 42, Seiten 567 bis 574). Zunächst wird dazu eine Dielektrikumschicht auf das Halbleitersubstrat aufgebracht. Die erforderlichen Löcher (vias) und Gräben (trenches) werden zur

Aufnahme der gewünschten Leiterstrukturen geätzt,üblicherweise mit einem Trockenätzverfahren. Nach dem Aufbringen einer Diffusionsbarriere (meist Ti- tannitrid, Tantal oder Tantalnitrid) und einer Leitschicht (meist gesputtertes Kupfer) werden die Vertiefungen, d. h. die Löcher und Graben, galvanist mit dem sogenannten trench-filling-Prozessaufgefüilt. Da das Kupfer dabeiganzflächig abgeschieden wir muss der Überschuss an den unerwünschten Stellen nachträglich wieder entfernt werden. Dies geschieht mit dem sogenannten CMP Prozess(Chemisch-mechanisches Polieren). Durch Wiederholung des Prozesses, d. h.mehrmaliges Aufbringen des Dielektrikums (beispielsweise von Siliziumdioxid) und Bilden der Vertiefungen durchÄtzen, lassen sich Mehrlagen- schaltungen herstellen.

Nachfolgend sind die technischen Anforderungen an den galvanischen Kupferabscheideprozess wiedergegeben: (a) Konstante Schichtdickeüber die gesamteWaferoberflache (Planaritat); je geringer c Abweichungen von derSollschichtdicke sind, desto ein facher ist der nachfolgende CMP-Prozess; (b) Zuverlässigestrench-filling auch sehr tiefer Gräben mit hohem Aspekt verhältnis; in der Zukunft werder Aspektverhältnisse von 1:10 erwartet; (c)Höchstmögliche elektrischeLeitfähigkeit und damit zwangsläufighöchste

Reinheit des abgeschiedenen Kupfers; beispielsweise wird gefordert, dass die Summe aller Verunreinigungen in der Kupferschicht weniger als 100 ppm(A 0,01 Gew.-%)beträgt.

Es hat sichherausgestellt, dass diese Technik zur Herstellung der Leiterbahnen, Verbindungskontaktierungen und Anschlussplätze gegenüber dem bisher ver wendeten Aluminium Vorteile bietet. Allerdings zeigen sich nunmehr auch

Nachteile bei Anwendung dergalvanotechnischen Verfahren nach dem Stand der Technik, die zu einer Verringerung der Ausbeute oder zumindest zu hohen

WO0044042 Page 4 of 12

Kosten bei der Herstellung führen : (a) Bei Verwendung von löslichen Anoden tritt der Nachteil auf, das sich die

Geometrie der Anoden während des Abscheideprozesses langsam ändert, da sich die Anoden beim Abscheideprozess auflösen, so dass keine Dimensions stabilität und damit auch keine konstante Feldlinienverteilung zwischen den Anoden und den Wafern erreicht werden kann. Um diesemProblem zumindest teilweise zu begegnen, werden zwar inerte Behälter fürstückiges Anodengut eingesetzt, so da sich die Abmessungen der Anoden während des Abscheideprozesses nicht zu sehr verändern undaufgelk Anoden relativ leicht wieder ersetzt werden können. Während der Ergänzung dieser sogenannten Anodekörbe mit frischem Anodenmaterial muss der Abscheideprozess jedoch stillgelegt werden, so das bei einer erneuten Inbetriebnahme des Prozesses wegen der damit einhergehenden Veränderungen des Bades zunächst nur Probemuster bearbeitet werdenkönnen, um wieder konstantestationäre Verhältnisse Prozesses zu erreichen. Ausserdem führt jeder Anoden wechsel zu einer Kontamination des Bades durch Ablösen von Verunreinigungen von den Anoden (Anodenschlamm). Auch von daher ist einelängere Einarbeitungszeit nach dem Anoden-Nachfüllen erforderlich.

- (b) Ausserdem verarmt im Bad gelöstes Kupfer während der Kupferabscheidung. Werden daraufhinKupfersalze im Bad ergänzt, soführt dies zu einem schwankendenKupfergehalt in derLösung. Um diesen wiederum konstant zu halten, muss ein erheblicherregelungstechnischer Aufwand getrieben werden.
- (c) Ferner besteht bei Verwendung unlöslicher Anoden die Gefahr, dass an den Anoden Gase entwickelt werden. Diese Gasel 6sen sich beim Abscheideprozess von den üblicherweise horizontal gehaltenen Anoden ab und steigen in der Abscheidelösung nach oben. Dort treffen sie auf die ebenfalls üblicherwei horizontal gehaltenen und der Anode gegenüberliegenden Wafer und lagern sich an deren untererOberfläche ab. DieStellen auf der Waferoberfläche, an denen sich dieGasblasen anlagern, werden gegen das homogene elektrische

Feld im Bad abgeschirmt, so dass dort keine Kupferabscheidung stattfinden kann. Die derart gestörten Bereichekönnen zum Ausschuss des Wafers oder zumindest von Teilen des Wafersführen.

- (d)Ausserdem werden unlösliche Anoden bei der Anwendung von Pulstech niken zerstört, indem die Edelmetallbeschichtungen aufgelöst werden.
- (e) Fernerdürfen sich in den mit Kupfergefüllten Vertiefungen keine Phasengrenzen durch eine vom Boder Vertiefungen und/oder den Seitenflä- chen her wachsende Kupferschicht oder sogar Hohiräume im Kupfer bilden.

Derartiges ist beispielsweise von P. C. Andricacos etal., ibid beschrieben worden. Eine Verbesserung wurde dort durch Zugabe von Zusätzen zum Abscheidebad erreicht, die zur Verbesserung der Schichteigenschaften dienen.

(f) Ein weiterer wesentlicher Nachteil besteht darin, dass die aufgebrachte Kupferschicht sehr eben seinmuss. Da die Kupferschichtsowohl in den Vertiefungen als auch auf den erhabenenStellen des Wafe gebildet wird, entsteht eine sehrungleichmässig dicke Kupferschicht. Beim Einsatz der Damaszene Technik wird die Oberfläche mit dem CMP-Verfahrengeglättet. Dabei kann die erhöhte Polierrate (dishit über den Strukturen (trenches und vias) von Nachteil sein. in der Veröffentlichung von P. C. Andricacos etal., ibid ist als bestes Ergebnis eine Kupferschicht gezeigt, bei derüber den Vertiefungen noch eine leichte Einkerbung vorliegt. Auch dieseführt beim Polieren zu Problemen.

Der vorliegenden Erfindung liegt von daher das Problem zugrunde, die Nachteile der bekannten Verfahr zu vermeiden und insbesondere die bei Verwendung der günstigeren unlöslichen Anoden erhaltene erhö Kontamination derKupferüberzüge zu minimieren. Ausserdem soll vermieden werden, dass sich beim

WO0044042 Page 5 of 12

Bilden der Kupferstrukturen in Vertiefungen mit einem grossen Aspektvehältnis Elektrolyteinschlüsse is der Kupferstruktur bilden. Darüber hinaussollen die Probleme, die sich durch die Ergänzung der Kupfersalze in der Abscheidelösung ergeben, gelöst werden. Sehr wichtig ist auch die Vermeidung de dishing-Problems.

Gelöst werden diese Probleme durch das Verfahren nach Anspruch 1. Bevorzugte Ausführungsformen c Erfindung sind in den Unteransprüchen angege ben.

Daserfindungsgemässe Verfahren zum galvanischenBilden von Leiterstruktu ren aus hochreinem Kupfe auf denHalbleitersubstraten (Wafern) bei der Her stellung von integrierten Schaltungen umfasst folgendewesentliche Verfahrensschritte: a.Füllen der an den Oberflächen der Wafer liegenden Vertiefungen mit einer vorzugsweise 0,02 um bis 0,3 um dicken, ganzflächigen Grund metallschicht zur Herstellung ausreichenderLeitfähigkeit (plating base), wobei vorzugsweise ein physikalischesMetallabscheideverfahren und/oder ein CVD-Verfahren und/oder ein PECVD-Verfahren eingesetzt wird; b.ganzflächiges Abscheiden von Kupferschichten mitgleichmässiger Schichtdicke auf derGrundmetallschicht mit einem galvanischenMetall- abscheideverfahren in einem Kupferabscheidebad, i. wobei das Kupferabscheidebad mindestens eine Kupferionen quelle, mindestens eine Additivverbindung zur Steuerung der physikalisch-mechanischen Eigenschaften der Kupferschicht sowie Fe(II)- und/oder Fe(III)-Verbindungen enthält und ii. wobei zwischen den Wafern unddimensionsstabilen, in dem

Bad unlöslichen und mit diesem in Kontakt gebrachten Gegen eiektroden eine elektrische Spannung angelegt wird, so dass zwi schen den Wafern und den Gegenelektroden ein elektrischer Strom fliesst, und wobei die elektrische Spannung und der fliessen de Strom entweder konstant sind ode in Form von uni-oder bi polaren Pulsen zeitlich verändert werden; c. Strukturieren der Kupferschicht, vorzugsweise durch ein CMP-Verfah ren.

Mit demerfindungsgemässen Verfahren ist esmöglich, die Nachteile der ver schiedenen bekannten Verfahrensvarianten zur Herstellung von integrierten Schaltungen erstmalig zu vermeiden.

Es wurde überraschend gefunden, dass durch Zusatz von Fe(II)/Fe (III)-Verbin- dungen nicht nur-wie ir DE 195 45 231 A1 für die Anwendung in der Leiter plattentechnik beschrieben-die vorgenanntenNachte (a) bis (d) behoben werden können, sondern daB gegen jede Erwartung auch die Reinheit der Kupferschichten ausgezeichnet ist und dass vor allem kein Eisen in das Kupfer eingebaut wird, so dass abgeschiedene Kupfer alle Spezifikationenerfüllt, insbesondere auch die Forderung nach gutem trenchfilling, ein Phänomen, für das es bislang keine plausible wissenschaftliche Erklärung gibt. Besonders überraschend war die Beobachtung, dass sich sogar eine etwas dickere Metallschichtüber den Vertiefun; bildete alsüber den erhabenen Strukturen, so dass dernachteilige Effekt des "dishing"kompensiert wird.

Die Vorteile im einzelnen: (a) Entgegen aller Erwartung hat sich herausgestellt, dass sich der Kontaminationsgrad der erzeugten Kupferstrukturen bei Verwendung von dimensionsstabilen, unlöslich Anoden deutlich absenkenlässt, obwohl dem Abscheidebad weitere Bestandteile, nämlichEisensalze, zugegeben werden. Typischerweiseenthält das Kupfer nur höchstens 10 ppm Eisen. Das gefundene Ergebnis steht in Widerspruch zu der Erwartung, dass durch Zugabe weiterer Stoffe zum Abscheidebad üblicherweise auchstärker kontaminierte Überzüge erhalten werden. Daher hat bislang die Forderung bestanden,möglichst reine Chemikalien für die Herstellung von integrierten Schaltungen zu verwenden. allge- meinen wird nämlich davon ausgegangen, dass ausschliesslich höchstreine Chemikalien bei der Herstellung von integrierten Schaltungen eingesetzt werdendürfen, um Kontaminationen des höchstempfindlichen Silizium zu vermeiden.

Diese Anforderung beruht darauf, dass der Kontaminationsgrad der elektrischen

WO0044042 Page 6 of 12

Bereiche in einer integriertenSchaltung umso grösser ist, je grösser der Kontami nationsgrad der für die Herstellung der Schaltung verwendetenChemikalien ist.

Eine Kontamination der elektrischen Bereiche im Silizium ist auf jedem Fall zu vermeiden, da selbst be geringster Verunreinigung dieser Bereiche nachteilige Folgen und wahrscheinlich sogar ein Totalausfall der Schaltung zu befürchten sind.

Verglichen mitHerstelltechniken für integrierte Schaltungen werden in der Lei terplattentechnik nicht annähernd so hohe Anforderungen an die Reinheit der Kupferschicht gestellt. Daher konnte der Einsatz von Eisensalzen in diesem Fallproblemlos hingenommen werden.

Darüber hinaus ist bekannt, dass sich Eisen aus galvanotechnischenBädern zum Abscheiden vonKupferlegierungen, die Eisen enthalten, als Legierungsmetall mit abscheidet. Beispielsweise ist in "Electrodeposition of high Ms cobaltiron-copper alloys for recording heads", J. W. Chang, P. C. Andricacos, B. Petek, L. T. Romankiw, Proc.-Electrochem. Soc. (1992), 92-10 (Proc. Int. Symp. Magn.

Mater. Processes, Devices, 2nd, 1991), Seiten 275 bis 287 für die Abscheidung einer Kupfer und Eisen enthaltenden Legierung beschrieben, dass ein Gehalt von Eisen im Abscheidebad (15g/l FeSO4 7 H2O) der im wesentlichen dem Eisengehalt imerfindungsgemässen Kupferabscheidebad entspricht, zu einemerheblichen Eisengehalt in der Legierungführt. Auch in anderen Veröffentlichungen wird auf diegalvanische Abscheidung von Eisen enthaltenden Legierungen hingewiesen, beispielsweise in "pH-changes at the cathode duringelectrolysis of nickel, iron, and copper and theiralloys and a simple technic for measuring pH changes at electrodes", L. T. Romankiw, Proc.-Electrochem.

Soc. (1987), 87-17 (Proc. Symp. ElectrodepositionTechnol., Theory Pract.), 301-25.

(b) Ferner wird eine sehr gleichmässige Kupferschichtdicke an alienStellen des Wafers erreicht.

Vertiefungen mit üblicherweise sehr geringer Breite bzw. einem sehr geringen Durchmesser werden sehrschnell vollständig mitMetall gefüllt. Über derartigen Vertiefungen wird sogar eine etwas grössere Dicke des Metalls erreicht alsüber den erhabenen Strukturen. Daher ist der Aufwand beim nachfolgende Polieren mit dem CMP-Verfahren nicht sehr gross. Die Vertiefungen haben imaligemei- nen eine Breite bzw. einen Durchmesser von 0,15pm bis 0,5um. Deren Tiefe beträgt üblicherweise etwa 1um.

Die durch Herstellung nach demerfindungsgemässen Verfahren erhaltenen Kupferschichten sind bei Vertiefungen mit grösseren lateralen Abmessungen im Gegensatz zu den bekannten Verfahren an den Eintrittskanten zu den zu metallisierenden Vertiefungen ebenso dick wie ar den Seitenwänden und am Boden der Vertiefungen. Die Kupferschicht folgt weitgehend der Oberfiächenkontur der Waferoberfläche. Dadurch wird der Nachteil vermieden, dass der Querschnitt Vertiefungen am oberen Rand bereitsvollständig mit Kupfergefüllt wird, während sich im unteren Berei der Vertiefungen noch Abscheidelösung befindet. Die mit einem derartigen Einschluss von Elektrolyt einhergehenden Probleme, beispielsweise explosionsartiges Entweichen der eingeschlossenen Flüssigke beim Erwärmen der Schaltung, Diffusion von Verunreinigungen durch das Kupfer, werden dadurchvollständig vermieden. Es wird einegleichmässig mit Kupfer ausgefüllte Metallstruktur erhalten, die die üblichen Anforderungenerfüllt, die bei der Herstellung von integrierten Schaltungen bestehen.

(c) Des weiterenkönnen die Nachteile, die sich durch den Einsatz von löslichen (Kupfer-) anoden ergebe vermieden werden. Insbesondere wird eine reproduzierbareFeldlinienverteilung innerhalb des Abscheidebades erreicht.

Dagegen ändert sich die Geometrie löslicher Anoden durch die Auflösung ständig, so dass zumindest

WO0044042 Page 7 of 12

imäusseren Bereich der den Anodengegenüberliegen- den Wafer keine zeitstabile Feldlinienverteilung erhalten werden kann. Durch Einsatz der dimensionsstabilen Anoden ist es daher nunmehr möglich, auc grössere Wafer herzustellen als bisher.

Die bei der Ergänzung von verbrauchtem Anodenmaterial auftretendenProble- me (Kontamination des Bades durch Anodenschlamm und durch andere Ver unreinigungen, Betriebsunterbrechungen durchAbschalten des Bades und er neutes Anfahren und Einfahren des Bades)können beim Einsatzunlöslicher

Anoden ebenfalls vermieden werden.

(d)Überraschend ist auch, dass mit demerfindungsgemässen Verfahren pro blemlos Vertiefungen mit sei hohenAspektverhältnissen mit Kupfer gefüllt werdenkönnen, ohne dass sich Gas-oder Flüssigkeitseinschlüsse in dem Kup ferleiterzug bilden würden. Eine wissenschaftliche Erklärung für diesesPhäno- men ist bislang noch nicht gefunden worden.

Es wurde auch beobachtet, daB manche Elektrolyte ein überraschend gutestrench-filling-Verhalten aufweisen, während mit anderen ein derartiges Ergebnis nicht erhalten werden konnte.

Vorzugsweise wird einPulsstrom-oder Pulsspannungsverfahren eingesetzt.

BeimPulsstromverfahren wird der Strom zwischen den als Kathode polarisiertenWerkstücken und den Anodengalvanostatisch eingestellt undmittels geeigneterMittel zeitlich moduliert. Beim Pulsspannungsverfahren wird eine Spannung zwischen den Wafern und den Gegenelektroden (Anoden) potentiostatisch eingestellt und die Spannung zeitlich moduliert, so dass sich ein zeitlich veränderlicher Strom einstellt.

Vorzugsweise wird das aus der Technik als Reverse-Pulse-Verfahren bekannte Verfahren mit bipolaren Pulsen eingesetzt. Insbesondere geeignet sind solche Verfahren, bei denen die bipolaren Pulse aus einer Folge von 20 Millisekunden bis 100 Millisekunden dauernden kathodischen und 0,3 Millisekunden bis Millisekunden dauernden anodischen Pulsen bestehen. In einer bevorzugten Anwendung wird der Peakstrom der anodischen Pulse auf mindestens denselben Wert eingestellt wie der Peakstrom der kathodischen Pulse. Vorzugsweise wird der Peakstrom der anodischen Pulse zwei-bisdreimal so hoch eingestellt wie der Peakstrom der kathodischen Pulse.

(e) Ferner wird verhindert, dass an den unlöslichen AnodenGasblasen enwickelt werden. Weil als Anodenreaktion nicht Wasser zersetzt wird gemäss

EMI10.1

sondern die Reaktion

EMI10.2

stattfindet, werden die Probleme vermieden, die bei Anwendung der bekannten Verfahren mit der Ablagerung dieserGasblasen auf den den Anoden gegen überliegenden Wafern einhergehen. Dadurch findet eine elektrische Abschir mung einzeiner Bereiche an den Waferoberflächen während der Kupferabscheidung nicht statt, so dass insgesamt eine verbesserte Ausbeute bei derHerstel- lung der integrierten Schaltungen erreicht wird. Darüber hinaus wird auch weniger elektrische Energiebenötigt.

Erfindungsgemäss wird auch ein Verfahren zur Herstellung einerganzfiächigen hochreinen Kupferschic auf mit Vertiefungen versehenenHalbleitersubstraten (Wafern) zur Verfügung gestellt, bei dem die obige Verfahrensschritte a. und b.durchgeführt werden. Eine Strukturierung der Kupferschicht gemäss Verfahrensschritt c.entfällt in diesem Falle. Die vorgenannten Vorteile gelten auch for die Herstellung einer ganzflächigen Kupferschicht, da aus dieser problemlos mit bekannten Verfahren Leiterstrukturenhergestellt werdenkönnen.

WO0044042 Page 8 of 12

Das zur Kupferabscheidung eingesetzte Bad enthält neben der mindestens einen Kupferionenquelle, vorzugsweise einem Kupfersalz mit anorganischem oder organischem Anion, beispielsweise Kupfersulft Kupfermethansulfonat, Kupferpyrophosphat, Kupferfluoroborat oder Kupfersulfamat, zusätzlich mindestens einen Stoff zur Erhöhung der elektrischen Leitfähigkeit des Bades, beispielsweise Schwefelsäure, Methansulfonsäure, Pyrophosphorsäure. Fluoroborsäure oder Amidoschwefelsaure.

Typische Konzentrationen dieser Grundbestandteile sind nachfolgend angegeben : Kupfersulfat (CUS04 H2O) 20-250 g/l vorzugsweise 80-140 g/l oder 180-220g/l Schwefelsäure, konz. 50-350g/l vorzugsweise 180-280 g/l oder 50-90g/l.

Ferner kann in der Abscheidelösung einChlorid enthalten sein, beispielsweise Natriumchlorid oderSalzsaure. Deren typische Konzentrationen sindnachfol- gend angegeben :Chloridionen (zugegeben beispielsweise alsNaCl) 0,01-0,18 g/l vorzugsweise 0,03-0,10 g/l.

Darüber hinaus enthält daserfindungsgemässe Bad mindestens eine Additivverbindung zur Steuerung de physikalisch-mechanischen Eigenschaften der Kupferschichten. Geeignete Additivverbindungen sind beispielsweise polymere Sauerstoff enthaltende Verbindungen, organische Schwefelverbindungen, Thioharnstoffverbindungen und polymere Phenazoniumverbindungen.

Die Additivverbindungen sind innerhalb folgender Konzentrationsbereiche in der Abscheidelösung enthalten : übliche polymere Sauerstoff ent haltende Verbindungen 0,005-20 g/l vorzugsweise 0,01-5 g/l übliche wasserlösliche organische Schwefelverbindungen 0,0005-0,4g/l vorzugsweise 0,001-0,15g/l.

In Tabelle I sind einige polymere Sauerstoff enthaltende Verbindungen aufgführt.

Tabelle 1 (polymere Sauerstoff enthaltende Verbindungen) Carboxymethylcellulose Nonylphenol-polyglykolether

Octandiol-bis- (polyalkyleng lykolether) Octanolpolyalkylenglykolether Olsäure-polyglykolester Polyethylen-propylenglykol Polyethylenglykol Polyethylenglykol-dimethylether Polyoxypropylenglyko Polypropylenglykol Polyvinylalkohol Stearinsäure-polyglykolester Stearylalkohol-polyglykolether ss-Naphthol-polyglykolether In Tabelle 2 sind verschiedeneSchwefelverbindungen mit geeigneten funktinellen Gruppen zur Erzeugung der Wasserlöslichkeit angegeben.

Tabelle 2 (organische Schwefelverbindungen) 3- (Benzthiazolyl-2-thio)-propylsulfonsaure, Natriumsalz Mercaptopropan-1-sulfonsäure, Natriumsalz Ethylendithiodipropyisulfonsäure, Natriumsalz Bis- (psulfophenyl)-disulfid, Dinatriumsalz Bis- Dinatriumsalz Bis- (-sulfopropyl)-disulfid, Dinatriumsalz Bis- (w-sulfopropyl)-sulfid, Dinatriumsalz Methyl- (w-sulfopropyl)-disulfid, Dinatriumsalz O-Ethyl-dithiokohlensäure-S-(X-sulfopropyl)-ester, Kaliumsalz Thioglykolsäure Thiophosphorsäure-O-ethyl-bis-(X-sulfopropyl)-ester, Dinatriumsalz Thiophosphorsäure-tris-(X-sulfopropyl)-ester, Trinatriumsalz Thioharnstoffverbindungen und polymere Phenazoniumverbindungen als Additivverbindungen werden in folgen 0,0001-0,50g/! vorzugsweise 0,0005-0,04g/l.

Um dieerfindungsgemässen Wirkungen bei der Anwendung des beanspruchten Verfahrens zu erreichen sind im Badzusätzlich Fe(II)- und/oder Fe(III)-Verbin- dungen enthalten. Die Konzentration dieser Stof ist nachfolgend angegeben :Eisen- (II)-sulfat (FeSO4 7 H2O)(II)-sulfat (FeSO4 7 H2O) 1-120g/I vorzugsweise 20-80 g/Liter.

Geeignete Eisensalze sind Eisen(II)-sulfat-Heptahydrat und Eisen(III)-sulfat- Nonahydrat, aus denen sic

WO0044042 Page 9 of 12

nach kurzer Betriebszeit das wirksameFe2+/Fe3+- Redoxsystem bildet. Diese Salze sind hervorragend geeignet für wässrige, saureKupferbäder. Eskönnen auch andere wasserlöslicheEisensalze verwendet werden, beispielsweiseEisenperchlorat. Vorteilhaft sindSalze. die keine biologisch nicht oder schwer abbaubaren (harten)Komplexbildner enthalten, da diese Probleme bei der Spülwasserentsorgung bereitenkönnen (beispielsweise Eisenammoniumalaun). Die Verwendung von Eisenverbindungen mit Anionen, die bei der Kupferabscheidelösung zu unerwünschten Nebenreaktionen führen, wie beispielsweise Chlorid oder Nitrat, solltenmöglichst nicht eingesetzt werden. Günstig sind daher auch Carboxylate des Eisens wie Acetat, Propionat und Benzoat, sowie die Hexafluorosilikate.

Als Anoden werden keinelöslichen Anoden aus Kupfer eingesetzt, sonderndimensionsstabile, unlösliche Anoden. Durch Verwendung der dimensionsstablen, unlöslichen Anoden kann ein konstanter Abstand zwischen den Anoden und den Wafern eingestellt werden. Die Anoden sind in ihrer geometrischen Form problemlos an die Wafer anpassbar und verändern im Gegensatz zu lösli chen Anoden ihre geometrischen Aussenabmessungen praktisch nicht. Dadurch bleibt der die Schichtdickenverteilung an c Oberfläche der Wafer beeinflus sende Abstand zwischen den Anoden und den Wafern konstant.

Zur Herstellung unlöslicher Anoden werden gegenüber dem Elektrolyten widerstandsfähige (inerte) Materialien eingesetzt, wie beispielsweise Edelstahl oder Blei. Vorzugsweise werden Anoden verwende die als Grundwerkstoff Titan oder Tantal enthalten, das vorzugsweise mitEdelmetallen oder Oxiden der Edelmetalle beschichtet ist. Als Beschichtung werden beispielsweise Platin, Iridium oder Ruthenium so die Oxide oder Mischoxide dieser Metalle verwendet. Für die Beschichtungkönnen neben Platin, Iridium und Rutheniumgrundsatzlich auch Rhodium, Palladium, Osmium, Silber und Gold bzw. deren Oxide un Mischoxide eingesetzt werden. Eine besonders hohe Widerstandsfähigkeit gegenüber den Elektrolysebedingungen konnte beispielsweise an einer Titananode mit einer Iridiumoxidoberfläche beobachtet werden, die mit feinenPartikeln, beispielsweise kugelförmigenKörpern, bestrahlt und dadurc porenfrei verdichtet wurde. Ausserdemkönnen selbstverständlich auch Anoden eingesetzt werden, die al Edelmetallen bestehen, beispielsweisePlatin, Gold oder Rhodium oder Legierungen dieser Metalle. Grundsätzlichkönnen auch andere inerte elektrisch leitfähige Materialien wieKohlenstoff (Graphit) eingesetzt werden.

Zur elektrolytischen Kupferabscheidung wird eine Spannung zwischen dem Halbleitersubstrat und der Anode angelegt, wobei die Spannung sogewählt wird, dass ein elektrischer Strom von 0,05 A bis 20 A, vorzugsweise 0,2 A bis

10 A und insbesondere 0,5 A bis 5 A, prodm2 Halbleitersubstratoberfläche fliesst.

Da die bei der Abscheidung aus der Abscheidelösung verbrauchten Kupfer ionen durch die Anoden nich unmittelbar durch Auflösung nachgeliefert werden können, werden diese durch chemische Auflösung vor entsprechenden Kupfer teilen oder Kupfer enthaltendenFormkörpern ergänzt. Durch die oxidierende Wirkung der in der Abscheidelösung enthaltenen Fe(III)-Verbindungen werden in einer Redoxreaktion Kupferionen aus den Kupferteilen oder Formkörpern gebildet.

Zur Ergänzung der durch Abscheidung verbrauchten Kupferionen wird daher ein Kupferionen-Generatc eingesetzt, in dem Teile aus Kupfer enthalten sind.

Zur Regenerierung der durch Verbrauch an Kupferionen verarmten Abscheidelösung wird diese an den Anodenvorbeigeführt, wobei sich Fe(III)-Verbin- dungen aus den Fe (II)-Verbindungen bilden. Anschliessend wird die Lösung durch den Kupferionen-Generator hindurchgeleitet und dabei mit den Kupferteilen in Kontakt gebracht. Dabei reagieren die Fe(III)-Verbindungen mit den Kupferteilen unterBildung von Kupferionen, d. h. die Kupferteile16sen sich auf.

Gleichzeitig werden die Fe(III)-Verbindungen in die Fe(II)-Verbindungen über- führt. Durch Bildung de

WO0044042
Page 10 of 12

Kupferionen wird die Gesamtkonzentration der in der Abscheidelösung enthaltenen Kupferionen konsta gehalten. Vom Kupferionen-Generator aus gelangt die Abscheidelösung wieder zurück in den mit den Wafern und den Anoden in Kontakt stehenden Elektrolytraum.

Durch diese spezielle Technik kann die Konzentration der Kupferionen in der Abscheidelösung sehr leit konstant gehalten werden.

Für die Kupferabscheidung werden die Wafer üblicherweise horizontal gehalten.

Dabei wird darauf geachtet, dass die Rückseite des Wafers nicht mit der Abscheidelösung in Kontakt kommt. Den Wafern sind Anoden im Abscheidebad, ebenfalls horizontal gehalten, direkt gegenüber angeordnet.

Daserfindungsgemässe Verfahren eignet sich insbesondere zumBilden von Leiterbahnen, Verbindungskontaktierungen und Anschlussplätzen in an denOberflächen von Wafern liegenden Vertiefungen. Üblicherweise werden die Oberflächen der Wafer vor derBildung dieser metallischen Strukturen ausSili- ziumdioxid gebildet. Zur Herstellung der Leiterbahnen und Verbindungskontaktierungen wird Kupfer hierzu in grabenartigen oder alsSackloch ausgebildeten Vertiefungen abgeschieden.

Um auf der dielektrischen Oberfläche der Siliziumdioxidschicht eine Kupfer schicht galvanisch abscheizukönnen, muss erstere zunächst elektrisch leitend gemacht werden. Ausserdemmüssen geeignete Vorkehrungen getroffen werden, um die Diffusion von Kupferatomen in das darunterliegende Silizium : verhindern.

Um eine Diffusionssperre zwischen der Kupferschicht und Silizium zu erzeugen wird daher beispielswe eine Nitridschicht (beispielsweise Tantalnitridschicht) mit einem Sputterverfahren gebildet.

Anschliessend wird die Grundmetallschicht erzeugt, die eine elektrisch leitfähige Grundlage für die anschliessende galvanische Metallisierung bildet. Als Grunmetallschicht wird eine vorzugsweise 0,0° um dicke, ganzflächige Schicht erzeugt, vorzugsweise mit einem physikalischen Metallabscheidever- fahren und/oder einem CVD-Verfahren und/oder einem PECVD-Verfahren.

Grundsätzlich kann aber auch eingalvanotechnisches Verfahren, beispielsweise ein aussenstromlosesMetaltabscheideverfahren, eingesetzt werden. Bespielsweise kann eine aus Kupfer bestehendeGrundmetallschicht abgeschieden werden. Geeignet sind auch andere leitfähige Schichten, vorzugsweiseMetallschichten.

Danach wird die etwa 1 um dicke Kupferschicht nach dem vorstehend beschriebenen Verfahren galvani abgeschieden. Selbstverstandlich kann diese Schicht auchdünner oder dicker sein, beispielsweise von 0,2 um bis 5 um.

Nach derBildung dieser Kupferschicht wird die Struktur der Leiterbahnen, Ver bindungskontaktierunger und Anschlussplätzeübertragen. Hierzukönnen übli- che Strukturierungsverfahren angewendet werden. Beispielsweise kann die gebildete Kupferschicht mit einer Resistschicht überzogen werden und an schliessend durch Entfernen der Resistschicht an den Stellen wieder freigelegt werden, an denen keine Leiterbahnen, Verbindungskontaktierungen oder An schlussplätze gebildet werden sollen. Schliesslich wird die Kupferschicht in den freigelegten Bereichen entfernt.

In der als "Damaszener Kupfermetallisierung "bekannt gewordenen Verfahrens weise wird Kupfer

WO0044042 Page 11 of 12

insbesondere in den graben-bzw.lochartigen Vertiefungen abgeschieden und das sich auf der Oberflache des Wafers ausserhalb der Ver tiefungen abgeschiedene Kupfer mit einem Polierverfahren, das auf mechanischen und chemischen Methoden beruht (CMP-Verfahren), selektiv entfernt.

Nachfolgend wird ein Beispiel für das erfindungsgemässe Verfahren angegeben.

Beispiel: Zur Herstellung einer Kupferschicht wurde ein mit Vertiefungen (trenches, vias) versehener Wafer zuerst mit einer Diffusionsbarriere aus Tantalnitrid und anschliessend mit einer etwa 0,1 um dick Kupferschicht, die beide mit Sputterverfahren gebildet wurden,überzogen. Zur weiteren Abscheidung de Kupferschicht mit dem erfindungsgemässen Verfahren wurde ein Kupferabscheidebad mit folgender Zusammensetzung eingesetzt: H2SO4,98 Gew.-% 230g/1 CuS04 5 H2O 138 g/l FeSO47 H2O 65g/l NaCl 0,08g/l

Sauerstoff enthaltende polymere Netzmittel in Wasser

Das Kupfer wurde unter folgenden Bedingungen abgeschieden : kathodische Stromdichte 4A/dm2

Umwalzleistung des Bades 5l/min uniösliche Anoden

Raumtemperatur

Das Beschichtungsergebnis ist an Hand von Querschliffen durch den Wafer 1 in

Fig. 1gezeigt, der mit Kupfer 3gefüllte Vertiefungen 2 mit unterschiedlichen

Breiten D vor Durchführung eines CMP-Verfahrens aufweist. Auch die Ober flächen der erhabenenStel am Wafer 1 sind mit der Kupferschicht 3überzo- gen. Die Kupferschichtdicke düber den Vertiefungen 2 istüberraschenderweise grösser alsüber den erhabenenStellen auf dem Wafer 1. Dadurch ist es nicht sehraufwendig, eine ebene Oberfläche des Wafers 1 mit dem CMP-Verfahren zu erreichen.

Data supplied from the esp@cenet database - Worldwide

Claims of WO0044042

Patentansprüche: 1. Verfahren zum galvanischenBilden von Leiterstrukturen aus hochreinem Kupfer at mit Vertiefungen versehenenHalbleitersubstratoberflächen bei der Herstellung von integrierten Schaltungen, insbesondere in Vertiefungen mit hohem Aspektverhältnis, mitfolgenden Verfahrensschritten: a. Beschichten der mit den Vertiefungen versehenen Halbleitersubstrat oberflächen mit einerganzflächigen Grundmetallschicht, um eine aus reichende Leitfähigkeit für diegalvanische Abscheidung zu erzielen; b. ganzflächiges Abscheiden von Kupferschichten mitgleichmässiger Schichtdicke auf derGrundmetallschicht mit einem galvanischenMetall- abscheideverfahren durch In-Kontakt-Bringen der Halbleitersubstrate mit einem Kupferabscheidebad, i. wobei das Kupferabscheidet mindestens eine Kupferionen quelle, mindestens eine Additivverbindung zur Steuerung der physikalisch mechanischen Eigenschaften der Kupferschichten sowie Fe(II)-Verbindungen und/oder Fe(III)-Verbindungen enthält und ii. wobei zwischen denHalbleitersubstraten und dimensionsstabi len, in dem I unlöslichen und mit diesem in Kontakt gebrachten Gegenelektroden eine elektrische Spannung angelegt wird, so dass zwischen denHalbleitersubstraten und denGegenelektroden ein elektrischer Strom fliesst; Strukturieren der Kupferschicht.

- 2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass der Strom mit einer zeitlichen Abfolge von uni-oder bipolaren Pulsen verändert wird.
- 3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, dass der Strom mit einer zeitlichen Abfolge von bipolaren Pulsen, bestehend aus einer Folge von 20 Millisekunden bis 100 Millisekunden dauernden kathodischen und 0,3Milli- sekunden bis 10 Millisekunden dauernden anodischen Pulsen, verändert wir

- 4. Verfahren nach einem der Ansprüche 2 und 3, dadurch gekennzeichnet, dass im Falle bipolarer Pulse Peakstrom der anodischen Pulse auf mindestens denselben Wert eingestellt wird wie der Peakstrom der kathodischen Pulse.
- 5. Verfahren nach einem der Ansprüche 2 bis 4, dadurch gekennzeichnet, dass im Falle bipolarer Pulse d Peakstrom der anodischen Pulse zwei-bis dreimal so hoch eingestellt wird wie der Peakstrom der kathodischen Pulse.
- 6. Verfahren nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass mindestens eine Additivverbindung verwendet wird, ausgewählt aus der Gruppe, bestehend aus polymeren Sauerstoff enthaltenden Verbindungen, organischen Schwefelverbindungen, Thioharnstoffverbindungen undpolymeren Phenazoniumverbindungen.
- 7. Verfahren nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass mit Edelmetallen or Oxiden der Edelmetalle beschichtete inerte Metalle als dimensionsstabile, unlösliche Gegenelektroden eingesetzt werden.
- 8. Verfahren nach Anspruch 7, dadurch gekennzeichnet, dass mitIridiumoxid beschichtetes und mittels feiner Partiel bestrahitesTitan-Streckmetall als Ggenelektrode eingesetzt wird.
- 9. Verfahren nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die Konzentration averbindungen der Kupferionenquelle im Kupferabscheidebad zeitlich konstant gehalten wird, indem Kupferteile oder Kupfer enthaltende Formkörper mit dem Kupferabscheidebad in Kontakt gebracht und Kupfer durch Reaktion mit im Bad enthaltenen Fe(III)-Verbindungen und/oder Fe(III)-ionen aufgelöst wird.

Data supplied from the esp@cenet database - Worldwide

PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM Internationales Büro

INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation 7:

H01L 21/768, 21/288

(11) Internationale Veröffentlichungsnummer:

WO 00/44042

(43) Internationales Veröffentlichungsdatum:

27. Juli 2000 (27.07.00)

(21) Internationales Aktenzeichen:

PCT/DE00/00133

A1

(22) Internationales Anmeldedatum: 11. Januar 2000 (11.01.00)

(30) Prioritätsdaten:

199 03 178.9

21. Januar 1999 (21.01.99)

DE

199 15 146.6

26. März 1999 (26.03.99)

DE

(71) Anmelder (für alle Bestimmungsstaaten ausser US): ATOTECH DEUTSCHLAND GMBH [DE/DE]; Erasmusstrasse 20, D-10553 Berlin (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): MEYER, Heinrich [DE/DE]: Bismarckstrasse 8 B, D-14109 Berlin (DE). THIES, Andreas [DE/DE]; Schottmüllerstrasse 105 C, D-14167 Berlin (DE).

EFFERT, BRESSEL UND KOLLEGEN; (74) Anwalt: Radickestrasse 48, D-12489 Berlin (DE).

(81) Bestimmungsstaaten: AE, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CR, CU, CZ, DK, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZW, ARIPO Patent (GH, GM, KE, LS, MW, SD, SL, SZ, TZ, UG, ZW), eurasisches Patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI Patent (BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht

Mit internationalem Recherchenbericht.

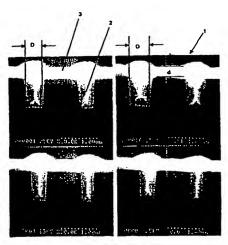
Vor Ablauf der für Änderungen der Ansprüche zugelassenen Frist; Veröffentlichung wird wiederholt falls Änderungen eintreffen.

(54) Title: METHOD FOR GALVANICALLY FORMING CONDUCTOR STRUCTURES OF HIGH-PURITY COPPER IN THE PRODUCTION OF INTEGRATED CIRCUITS

(54) Bezeichnung: VERFAHREN ZUM GALVANISCHEN BILDEN VON LEITERSTRUKTUREN AUS HOCHREINEM KUPFER BEI DER HERSTELLUNG VON INTEGRIERTEN SCHALTUNGEN

(57) Abstract

The invention relates to a method for galvanically forming conductor structures of high-purity copper on surfaces of semiconductor substrates (wafers) (1) during the production of integrated circuits, said semiconductor substrates being provided with indentations (2). The inventive method comprises the following steps: a) coating the entire surfaces of the semiconductor substrates (1) which are provided with indentations (2) with a backing material layer in order to obtain a sufficient conductivity for the galvanic deposition process; b) depositing copper layers (3) having an even layer thickness on the entire surface of the backing material layer via a galvanic metal deposition process by contacting the semiconductor substrates with a copper deposition bath. Said copper deposition bath contains at least one copper ion source, at least one additive compound for controlling the physico-mechanical properties of the copper layers and Fe(II) and/or Fe(II) compounds. Between the semiconductor substrates and the dimension-stable counter-electrodes which are contacted with said bath and which are insoluble therein an electric potential is applied so that an electric current flows between the semiconductor substrates (1) and the counter-electrodes. In a last step of the inventive method, c) the copper layer (3) is structured.



(57) Zusammenfassung

Die Erfindung betrifft ein Verfahren zum galvanischen Bilden von Leiterstrukturen aus hochreinem Kupfer auf mit Vertiefungen (2) versehenen Oberflächen von Halbleitersubstraten (Wafern) (1) bei der Herstellung von integrierten Schaltungen. Das Verfahren umfaßt folgende Verfahrensschritte: a. Beschichten der mit den Vertiefungen (2) versehenen Oberflächen der Halbleitersubstrate (1) mit einer ganzflächigen Grundmetallschicht, um eine ausreichende Leitfähigkeit für die galvanische Abscheidung zu erzielen; b. ganzflächiges Abscheiden von Kupferschichten (3) mit gleichmäßiger Schichtdicke auf der Grundmetallschicht mit einem galvanischen Metallabscheideverfahren durch In-Kontakt-Bringen der Halbleitersubstrate mit einem Kupferabscheidebad, wobei das Kupferabscheidebad mindestens eine Kupferionenquelle, mindestens eine Additivverbindung zur Steuerung der physikalisch-mechanischen Eigenschaften der Kupferschichten sowie Fe(II)- und/oder Fe(III)-Verbindungen enthält und wobei zwischen den Halbleitersubstraten und dimensionsstabilen, in dem Bad unlöslichen und mit diesem in Kontakt gebrachten Gegenelektroden eine elektrische Spannung angelegt wird, so daß zwischen den Halbleitersubstraten (1) und den Gegenelektroden ein elektrischer Strom fließt; c. Strukturieren der Kupferschicht (3).

LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

	AL	Albanien	ES	Spanien	LS	Lesotho		
	AM	Armenien	FI	Finnland	LT	Litauen	SI	Slowenien
	AT	Österreich	FR	Frankreich	LU		SK	Slowakei
	ΑU	Australien	GA	Gabun	LV	Luxemburg	SN	Senegal
	AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Lettland	SZ	Swasiland
	BA	Bosnien-Herzegowina	GE	Georgien	MD	Monaco	TD	Tschad
	BB	Barbados	GH	Ghana	MG	Republik Moldau	TG	Togo
	BE	Belgien	GN	Guinea		Madagaskar	TJ	Tadschikistan
	BF	Burkina Faso	GR	Griechenland	MK	Die ehemalige jugoslawische	TM	Turkmenistan
	BG	Bulgarien	HU	Ungarn		Republik Mazedonien	TR	Türkei
	BJ	Benin	IE	Irland	ML	Mali	TT	Trinidad und Tobago
	BR	Brasilien	IL	Israel	MN	Mongolei	UA.	Ukraine
	BY	Belarus	IS	Island	MR	Mauretanien	UG	Uganda
	CA	Kanada	IT	Italien	MW	Malawi	US	Vereinigte Staaten von
	CF	Zentralafrikanische Republik	JP		MX	Mexiko		Amerika
	CG	Kongo	KE	Japan Kenia	NE	Niger	UZ	Usbekistan
	СН	Schweiz	KG		NL	Niederlande	VN	Vietnam
	CI	Côte d'Ivoire	KP	Kirgisistan	NO	Norwegen	YU	Jugosławien
	CM	Kamerun	VL	Demokratische Volksrepublik	NZ	Neuseeland	ZW	Zimbabwe
	CN	China	KR	Korea	PL	Polen		
	CU	Kuba	KZ	Republik Korea	РT	Portugal		
	CZ	Tschechische Republik	LC	Kasachstan	RO	Rumänien		
	DE	Deutschland		St. Lucia	RU	Russische Föderation		
	DK	Dānemark	LI	Liechtenstein	SD	Sudan		
	EE	Estland	LK	Sri Lanka	SE	Schweden		
	~	D.S.III.M	LR	Liberia	SG	Singapur		
_								

Verfahren zum galvanischen Bilden von Leiterstrukturen aus hochreinem Kupfer bei der Herstellung von integrierten Schaltungen

Beschreibung:

5

10

15

25

30

Die Erfindung betrifft ein Verfahren zum galvanischen Bilden von Leiterstrukturen aus hochreinem Kupfer, beispielsweise von Leiterbahnen, Durchgangslöchern, Verbindungskontaktierungen und Anschlußplätzen, auf mit Vertiefungen versehenen Oberflächen von Halbleitersubstraten (Wafern) bei der Herstellung von integrierten Schaltungen, insbesondere in Fällen, in denen die Vertiefungen ein hohes Aspektverhältnis aufweisen.

Zur Herstellung integrierter Schaltungen wird die sogenannte Silizium-Planartechnik eingesetzt, bei der Epitaxie- und Dotierungsverfahren angewendet werden. Hierzu werden einkristalline Siliziumscheiben, sogenannte Wafer, mit physikalischen Methoden bearbeitet, um im Mikrometer- und seit einiger Zeit auch im Sub-Mikrometerbereich (derzeit 0,25 µm) unterschiedlich leitfähige Bereiche auf der Siliziumoberfläche zu bilden.

- Der Herstellungsprozeß läßt sich in drei Etappen unterteilen:
 - (a) Herstellung von Transistoren und deren gegenseitige Oxidation; dieser Prozeß wird auch FEOL (Front End of Line) bezeichnet ("Technologie hochintegrierter Schaltungen", D.Widmann, H.Mader, H.Friedrich, 2.Auflage, Springer-Verlag, 1996; "VLSI-Electronic Microstructure Science", Norman G. Einspruch, Editor, insbes. Vol. 19 "Advanced CMOS Technology", J.M.Pimbley, M.Ghezzo, H.G.Parks, D.M.Brown, Academic Press, New York, 1989);
 - (b) Kontaktierung und Verbindung der einzelnen mono- und polykristallinen Siliziumbereiche des FOEL-Teils gemäß der gewünschten integrierten Schaltung;

(c) Passivierung bzw. Schutz gegen mechanische Beschädigung oder gegen das Eindringen von Fremdstoffen.

Die Transistoren werden in der zweiten Etappe in der Regel durch Mehrlagenmetallisierung kontaktiert und miteinander verbunden, wobei zur Isolation der hierfür gebildeten Leiterzüge üblicherweise das dielektrische Siliziumdioxid verwendet wird.

Zur Herstellung der Leiterbahnen, der Verbindungskontaktierungslöcher und der Anschlußplätze wird seit langem eine im allgemeinen 1 µm dicke Aluminiumschicht mit physikalischen Methoden, beispielsweise einem Aufdampf- (Elektronenstrahlverdampfungs-) oder einem Sputterverfahren, aufgebracht. Diese wird durch geeignete Ätzverfahren unter Verwendung eines Photoresists nachträglich strukturiert.

15

20

25

30

10

5

Aluminium wird in der älteren Literatur als günstigste Alternative der verfügbaren Materialien zur Herstellung der Leiterbahnen, Verbindungskontaktierungen und Anschlußplätze beschrieben. Beispielsweise werden Anforderungen an diese Schicht in "Integrierte Bipolarschaltungen" von H.-M.Rein und R.Ranfft, Springer-Verlag, Berlin, 1980 angegeben. Die dort genannten Probleme werden durch bestimmte Verfahrensoptimierungen zwar minimiert, können jedoch nicht völlig vermieden werden.

In jüngerer Zeit ist es gelungen, Aluminium durch galvanisch abgeschiedenes Kupfer zu ersetzen (IEEE-Spektrum, January 1998, Linda Geppert, "Solid State", Seiten 23 bis 28). Insbesondere wegen der höheren elektrischen Leitfähigkeit, höheren Wärmebeständigkeit sowie Diffusions- und Migrationsfestigkeit hat sich Kupfer als Alternative zu Aluminium als bevorzugtes Material herausgestellt. Hierzu wird die sogenannte "Damaszene"-Technik angewendet (IEEE-Spektrum, January 1998, Linda Geppert, "Solid State", Seiten 23 bis 28 und P.C.Andricacos et al. in IBM J. Res. Developm., Vol. 42, Seiten 567 bis 574). Zunächst wird dazu eine Dielektrikumschicht auf das Halbleitersubstrat aufgebracht. Die erforderlichen Löcher (vias) und Gräben (trenches) werden zur Aufnahme der gewünschten Leiterstrukturen geätzt, üblicherweise mit einem

Trockenätzverfahren. Nach dem Aufbringen einer Diffusionsbarriere (meist Titannitrid, Tantal oder Tantalnitrid) und einer Leitschicht (meist gesputtertes Kupfer) werden die Vertiefungen, d.h. die Löcher und Gräben, galvanisch mit dem sogenannten trench-filling-Prozeß aufgefüllt. Da das Kupfer dabei ganzflächig abgeschieden wird, muß der Überschuß an den unerwünschten Stellen nachträglich wieder entfernt werden. Dies geschieht mit dem sogenannten CMP-Prozeß (Chemisch-mechanisches Polieren). Durch Wiederholung des Prozesses, d.h. mehrmaliges Aufbringen des Dielektrikums (beispielsweise von Siliziumdioxid) und Bilden der Vertiefungen durch Ätzen, lassen sich Mehrlagenschaltungen herstellen.

5

10

Nachfolgend sind die technischen Anforderungen an den galvanischen Kupferabscheideprozeß wiedergegeben:

- 15 (a) Konstante Schichtdicke über die gesamte Waferoberfläche (Planarität); je geringer die Abweichungen von der Sollschichtdicke sind, desto einfacher ist der nachfolgende CMP-Prozeß;
 - (b) Zuverlässiges trench-filling auch sehr tiefer Gräben mit hohem Aspektverhältnis; in der Zukunft werden Aspektverhältnisse von 1:10 erwartet;
- 20 (c) Höchstmögliche elektrische Leitfähigkeit und damit zwangsläufig höchste Reinheit des abgeschiedenen Kupfers; beispielsweise wird gefordert, daß die Summe aller Verunreinigungen in der Kupferschicht weniger als 100 ppm (△ 0,01 Gew.-%) beträgt.
- Es hat sich herausgestellt, daß diese Technik zur Herstellung der Leiterbahnen, Verbindungskontaktierungen und Anschlußplätze gegenüber dem bisher verwendeten Aluminium Vorteile bietet. Allerdings zeigen sich nunmehr auch Nachteile bei Anwendung der galvanotechnischen Verfahren nach dem Stand der Technik, die zu einer Verringerung der Ausbeute oder zumindest zu hohen Kosten bei der Herstellung führen:
 - (a) Bei Verwendung von löslichen Anoden tritt der Nachteil auf, daß sich die Geometrie der Anoden während des Abscheideprozesses langsam ändert, da sich die Anoden beim Abscheideprozeß auflösen, so daß keine Dimensions-

stabilität und damit auch keine konstante Feldlinienverteilung zwischen den Anoden und den Wafern erreicht werden kann. Um diesem Problem zumindest teilweise zu begegnen, werden zwar inerte Behälter für stückiges Anodengut eingesetzt, so daß sich die Abmessungen der Anoden während des Abscheideprozesses nicht zu sehr verändern und aufgelöste Anoden relativ leicht wieder ersetzt werden können. Während der Ergänzung dieser sogenannten Anodenkörbe mit frischem Anodenmaterial muß der Abscheideprozeß jedoch stillgelegt werden, so daß bei einer erneuten Inbetriebnahme des Prozesses wegen der damit einhergehenden Veränderungen des Bades zunächst nur Probemuster bearbeitet werden können, um wieder konstante stationäre Verhältnisse des Prozesses zu erreichen. Außerdem führt jeder Anodenwechsel zu einer Kontamination des Bades durch Ablösen von Verunreinigungen von den Anoden (Anodenschlamm). Auch von daher ist eine längere Einarbeitungszeit nach dem Anoden-Nachfüllen erforderlich.

15

10

5

(b) Außerdem verarmt im Bad gelöstes Kupfer während der Kupferabscheidung. Werden daraufhin Kupfersalze im Bad ergänzt, so führt dies zu einem schwankenden Kupfergehalt in der Lösung. Um diesen wiederum konstant zu halten, muß ein erheblicher regelungstechnischer Aufwand getrieben werden.

20

(c) Ferner besteht bei Verwendung unlöslicher Anoden die Gefahr, daß an den Anoden Gase entwickelt werden. Diese Gase lösen sich beim Abscheideprozeß von den üblicherweise horizontal gehaltenen Anoden ab und steigen in der Abscheidelösung nach oben. Dort treffen sie auf die ebenfalls üblicherweise horizontal gehaltenen und der Anode gegenüberliegenden Wafer und lagern sich an deren unterer Oberfläche ab. Die Stellen auf der Waferoberfläche, an denen sich die Gasblasen anlagern, werden gegen das homogene elektrische Feld im Bad abgeschirmt, so daß dort keine Kupferabscheidung stattfinden kann. Die derart gestörten Bereiche können zum Ausschuß des Wafers oder zumindest von Teilen des Wafers führen.

30

25

(d) Außerdem werden unlösliche Anoden bei der Anwendung von Pulstechniken zerstört, indem die Edelmetallbeschichtungen aufgelöst werden.

WO 00/44042 PCT/DE00/00133

5

(e) Ferner dürfen sich in den mit Kupfer gefüllten Vertiefungen keine Phasengrenzen durch eine vom Boden der Vertiefungen und/oder den Seitenflächen her wachsende Kupferschicht oder sogar Hohlräume im Kupfer bilden. Derartiges ist beispielsweise von P.C.Andricacos et al., ibid beschrieben worden. Eine Verbesserung wurde dort durch Zugabe von Zusätzen zum Abscheidebad erreicht, die zur Verbesserung der Schichteigenschaften dienen.

5

10

15

20

25

30

- Kupferschicht sehr eben sein muß. Da die Kupferschicht sowohl in den Vertiefungen als auch auf den erhabenen Stellen des Wafers gebildet wird, entsteht eine sehr ungleichmäßig dicke Kupferschicht. Beim Einsatz der Damaszene-Technik wird die Oberfläche mit dem CMP-Verfahren geglättet. Dabei kann die erhöhte Polierrate (dishing) über den Strukturen (trenches und vias) von Nachteil sein. In der Veröffentlichung von P.C.Andricacos et al., ibid ist als bestes Ergebnis eine Kupferschicht gezeigt, bei der über den Vertiefungen noch eine leichte Einkerbung vorliegt. Auch diese führt beim Polieren zu Problemen.
- Der vorliegenden Erfindung liegt von daher das Problem zugrunde, die Nachteile der bekannten Verfahren zu vermeiden und insbesondere die bei Verwendung der günstigeren unlöslichen Anoden erhaltene erhöhte Kontamination der Kupferüberzüge zu minimieren. Außerdem soll vermieden werden, daß sich beim Bilden der Kupferstrukturen in Vertiefungen mit einem großen Aspektverhältnis Elektrolyteinschlüsse in der Kupferstruktur bilden. Darüber hinaus sollen die Probleme, die sich durch die Ergänzung der Kupfersalze in der Abscheidelösung ergeben, gelöst werden. Sehr wichtig ist auch die Vermeidung des dishing-Problems.

Gelöst werden diese Probleme durch das Verfahren nach Anspruch 1. Bevorzugte Ausführungsformen der Erfindung sind in den Unteransprüchen angegeben.

Das erfindungsgemäße Verfahren zum galvanischen Bilden von Leiterstrukturen aus hochreinem Kupfer auf den Halbleitersubstraten (Wafern) bei der Her-

5

10

15

20

25

stellung von integrierten Schaltungen umfaßt folgende wesentliche Verfahrensschritte:

a. Füllen der an den Oberflächen der Wafer liegenden Vertiefungen mit einer vorzugsweise 0,02 µm bis 0,3 µm dicken, ganzflächigen Grundmetallschicht zur Herstellung ausreichender Leitfähigkeit (plating base), wobei vorzugsweise ein physikalisches Metallabscheideverfahren und/oder ein CVD-Verfahren und/oder ein PECVD-Verfahren eingesetzt

wird;

b. ganzflächiges Abscheiden von Kupferschichten mit gleichmäßiger Schichtdicke auf der Grundmetallschicht mit einem galvanischen Metallabscheideverfahren in einem Kupferabscheidebad,

i. wobei das Kupferabscheidebad mindestens eine Kupferionenquelle, mindestens eine Additivverbindung zur Steuerung der
physikalisch-mechanischen Eigenschaften der Kupferschichten
sowie Fe(II)- und/oder Fe(III)-Verbindungen enthält und
ii. wobei zwischen den Wafern und dimensionsstabilen, in dem
Bad unlöslichen und mit diesem in Kontakt gebrachten Gegenelektroden eine elektrische Spannung angelegt wird, so daß zwischen den Wafern und den Gegenelektroden ein elektrischer
Strom fließt, und wobei die elektrische Spannung und der fließende Strom entweder konstant sind oder in Form von uni- oder bipolaren Pulsen zeitlich verändert werden;

c. Strukturieren der Kupferschicht, vorzugsweise durch ein CMP-Verfahren.

Mit dem erfindungsgemäßen Verfahren ist es möglich, die Nachteile der verschiedenen bekannten Verfahrensvarianten zur Herstellung von integrierten Schaltungen erstmalig zu vermeiden.

30

Es wurde überraschend gefunden, daß durch Zusatz von Fe(II)/Fe(III)-Verbindungen nicht nur - wie in DE 195 45 231 A1 für die Anwendung in der Leiterplattentechnik beschrieben - die vorgenannten Nachteile (a) bis (d) behoben

5

15

20

25

30

werden können, sondern daß gegen jede Erwartung auch die Reinheit der Kupferschichten ausgezeichnet ist und daß vor allem kein Eisen in das Kupfer eingebaut wird, so daß das abgeschiedene Kupfer alle Spezifikationen erfüllt, insbesondere auch die Forderung nach gutem trench-filling, ein Phänomen, für das es bislang keine plausible wissenschaftliche Erklärung gibt. Besonders überraschend war die Beobachtung, daß sich sogar eine etwas dickere Metallschicht über den Vertiefungen bildete als über den erhabenen Strukturen, so daß der nachteilige Effekt des "dishing" kompensiert wird.

10 Die Vorteile im einzelnen:

Entgegen aller Erwartung hat sich herausgestellt, daß sich der Kontami-(a) nationsgrad der erzeugten Kupferstrukturen bei Verwendung von dimensionsstabilen, unlöslichen Anoden deutlich absenken läßt, obwohl dem Abscheidebad weitere Bestandteile, nämlich Eisensalze, zugegeben werden. Typischerweise enthält das Kupfer nur höchstens 10 ppm Eisen. Das gefundene Ergebnis steht in Widerspruch zu der Erwartung, daß durch Zugabe weiterer Stoffe zum Abscheidebad üblicherweise auch stärker kontaminierte Überzüge erhalten werden. Daher hat bislang die Forderung bestanden, möglichst reine Chemikalien für die Herstellung von integrierten Schaltungen zu verwenden. Im allgemeinen wird nämlich davon ausgegangen, daß ausschließlich höchstreine Chemikalien bei der Herstellung von integrierten Schaltungen eingesetzt werden dürfen, um Kontaminationen des höchstempfindlichen Silizium zu vermeiden. Diese Anforderung beruht darauf, daß der Kontaminationsgrad der elektrischen Bereiche in einer integrierten Schaltung umso größer ist, je größer der Kontaminationsgrad der für die Herstellung der Schaltung verwendeten Chemikalien ist. Eine Kontamination der elektrischen Bereiche im Silizium ist auf jedem Fall zu vermeiden, da selbst bei geringster Verunreinigung dieser Bereiche nachteilige Folgen und wahrscheinlich sogar ein Totalausfall der Schaltung zu befürchten sind.

Verglichen mit Herstelltechniken für integrierte Schaltungen werden in der Leiterplattentechnik nicht annähernd so hohe Anforderungen an die Reinheit der

Kupferschicht gestellt. Daher konnte der Einsatz von Eisensalzen in diesem Fall problemlos hingenommen werden.

Darüber hinaus ist bekannt, daß sich Eisen aus galvanotechnischen Bädern zum Abscheiden von Kupferlegierungen, die Eisen enthalten, als Legierungsmetall mit abscheidet. Beispielsweise ist in "Electrodeposition of high Ms cobaltiron-copper alloys for recording heads", J.W.Chang, P.C.Andricacos, B.Petek, L.T.Romankiw, Proc. - Electrochem. Soc. (1992), 92-10 (Proc. Int. Symp. Magn. Mater. Processes, Devices, 2nd, 1991), Seiten 275 bis 287 für die Abscheidung einer Kupfer und Eisen enthaltenden Legierung beschrieben, daß ein Gehalt von Eisen im Abscheidebad (15 g/I FeSO₄·7 H₂O), der im wesentlichen dem Eisengehalt im erfindungsgemäßen Kupferabscheidebad entspricht, zu einem erheblichen Eisengehalt in der Legierung führt. Auch in anderen Veröffentlichungen wird auf die galvanische Abscheidung von Eisen enthaltenden Legierungen hingewiesen, beispielsweise in "pH-changes at the cathode during electrolysis of nickel, iron, and copper and their alloys and a simple technique for measuring pH changes at electrodes", L.T.Romankiw, Proc. - Electrochem. Soc. (1987), 87-17 (Proc. Symp. Electrodeposition Technol., Theory Pract.), 301-25.

20

5

10

15

(b) Ferner wird eine sehr gleichmäßige Kupferschichtdicke an allen Stellen des Wafers erreicht.

Vertiefungen mit üblicherweise sehr geringer Breite bzw. einem sehr geringen
Durchmesser werden sehr schnell vollständig mit Metall gefüllt. Über derartigen
Vertiefungen wird sogar eine etwas größere Dicke des Metalls erreicht als über
den erhabenen Strukturen. Daher ist der Aufwand beim nachfolgenden Polieren
mit dem CMP-Verfahren nicht sehr groß. Die Vertiefungen haben im allgemeinen eine Breite bzw. einen Durchmesser von 0,15 μm bis 0,5 μm. Deren Tiefe
beträgt üblicherweise etwa 1 μm.

Die durch Herstellung nach dem erfindungsgemäßen Verfahren erhaltenen Kupferschichten sind bei Vertiefungen mit größeren lateralen Abmessungen im Gegensatz zu den bekannten Verfahren an den Eintrittskanten zu den zu metallisierenden Vertiefungen ebenso dick wie an den Seitenwänden und am Boden der Vertiefungen. Die Kupferschicht folgt weitgehend der Oberflächenkontur der Waferoberfläche. Dadurch wird der Nachteil vermieden, daß der Querschnitt der Vertiefungen am oberen Rand bereits vollständig mit Kupfer gefüllt wird, während sich im unteren Bereich der Vertiefungen noch Abscheidelösung befindet. Die mit einem derartigen Einschluß von Elektrolyt einhergehenden Probleme, beispielsweise explosionsartiges Entweichen der eingeschlossenen Flüssigkeit beim Erwärmen der Schaltung, Diffusion von Verunreinigungen durch das Kupfer, werden dadurch vollständig vermieden. Es wird eine gleichmäßig mit Kupfer ausgefüllte Metallstruktur erhalten, die die üblichen Anforderungen erfüllt, die bei der Herstellung von integrierten Schaltungen bestehen.

5

10

15

20

25

30

(c) Des weiteren können die Nachteile, die sich durch den Einsatz von löslichen (Kupfer-)anoden ergeben, vermieden werden. Insbesondere wird eine reproduzierbare Feldlinienverteilung innerhalb des Abscheidebades erreicht. Dagegen ändert sich die Geometrie löslicher Anoden durch die Auflösung ständig, so daß zumindest im äußeren Bereich der den Anoden gegenüberliegenden Wafer keine zeitstabile Feldlinienverteilung erhalten werden kann. Durch Einsatz der dimensionsstabilen Anoden ist es daher nunmehr möglich, auch größere Wafer herzustellen als bisher.

Die bei der Ergänzung von verbrauchtem Anodenmaterial auftretenden Probleme (Kontamination des Bades durch Anodenschlamm und durch andere Verunreinigungen, Betriebsunterbrechungen durch Abschalten des Bades und erneutes Anfahren und Einfahren des Bades) können beim Einsatz unlöslicher Anoden ebenfalls vermieden werden.

(d) Überraschend ist auch, daß mit dem erfindungsgemäßen Verfahren problemlos Vertiefungen mit sehr hohen Aspektverhältnissen mit Kupfer gefüllt werden können, ohne daß sich Gas- oder Flüssigkeitseinschlüsse in dem Kupferleiterzug bilden würden. Eine wissenschaftliche Erklärung für dieses Phänomen ist bislang noch nicht gefunden worden.

15

20

25

Es wurde auch beobachtet, daß manche Elektrolyte ein überraschend gutes trench-filling-Verhalten aufweisen, während mit anderen ein derartiges Ergebnis nicht erhalten werden konnte.

Vorzugsweise wird ein Pulsstrom- oder Pulsspannungsverfahren eingesetzt. Beim Pulsstromverfahren wird der Strom zwischen den als Kathode polarisierten Werkstücken und den Anoden galvanostatisch eingestellt und mittels geeigneter Mittel zeitlich moduliert. Beim Pulsspannungsverfahren wird eine Spannung zwischen den Wafern und den Gegenelektroden (Anoden) potentiostatisch eingestellt und die Spannung zeitlich moduliert, so daß sich ein zeitlich veränderlicher Strom einstellt.

Vorzugsweise wird das aus der Technik als Reverse-Pulse-Verfahren bekannte Verfahren mit bipolaren Pulsen eingesetzt. Insbesondere geeignet sind solche Verfahren, bei denen die bipolaren Pulse aus einer Folge von 20 Millisekunden bis 100 Millisekunden dauernden kathodischen und 0,3 Millisekunden bis 10 Millisekunden dauernden anodischen Pulsen bestehen. In einer bevorzugten Anwendung wird der Peakstrom der anodischen Pulse auf mindestens denselben Wert eingestellt wie der Peakstrom der kathodischen Pulse. Vorzugsweise wird der Peakstrom der anodischen Pulse zwei- bis dreimal so hoch eingestellt wie der Peakstrom der kathodischen Pulse.

(e) Ferner wird verhindert, daß an den unlöslichen Anoden Gasblasen entwickelt werden. Weil als Anodenreaktion nicht Wasser zersetzt wird gemäß

$$2 H_2 O \longrightarrow O_2 + 4 H^+ + 4 e^-$$

sondern die Reaktion

30
$$Fe^{2+} \longrightarrow Fe^{3+} + e^{-}$$

stattfindet, werden die Probleme vermieden, die bei Anwendung der bekannten Verfahren mit der Ablagerung dieser Gasblasen auf den den Anoden gegenüberliegenden Wafern einhergehen. Dadurch findet eine elektrische Abschirmung einzelner Bereiche an den Waferoberflächen während der Kupferabscheidung nicht statt, so daß insgesamt eine verbesserte Ausbeute bei der Herstellung der integrierten Schaltungen erreicht wird. Darüber hinaus wird auch weniger elektrische Energie benötigt.

5

10

15

20

Erfindungsgemäß wird auch ein Verfahren zur Herstellung einer ganzflächigen hochreinen Kupferschicht auf mit Vertiefungen versehenen Halbleitersubstraten (Wafern) zur Verfügung gestellt, bei dem die obigen Verfahrensschritte a. und b. durchgeführt werden. Eine Strukturierung der Kupferschicht gemäß Verfahrensschritt c. entfällt in diesem Falle. Die vorgenannten Vorteile gelten auch für die Herstellung einer ganzflächigen Kupferschicht, da aus dieser problemlos mit bekannten Verfahren Leiterstrukturen hergestellt werden können.

Das zur Kupferabscheidung eingesetzte Bad enthält neben der mindestens einen Kupferionenquelle, vorzugsweise einem Kupfersalz mit anorganischem oder organischem Anion, beispielsweise Kupfersulfat, Kupfermethansulfonat, Kupferpyrophosphat, Kupferfluoroborat oder Kupfersulfamat, zusätzlich mindestens einen Stoff zur Erhöhung der elektrischen Leitfähigkeit des Bades, beispielsweise Schwefelsäure, Methansulfonsäure, Pyrophosphorsäure, Fluoroborsäure oder Amidoschwefelsäure.

Typische Konzentrationen dieser Grundbestandteile sind nachfolgend angegeben:

25	Kupfersulfat (CuSO ₄ · 5 H ₂ O)	20 - 250 g/l
	vorzugsweise	80 - 140 g/l
	oder	180 - 220 g/l
	Schwefelsäure, konz.	50 - 350 g/l
	vorzugsweise	180 - 280 g/l
30	oder	50 - 90 g/l.

Ferner kann in der Abscheidelösung ein Chlorid enthalten sein, beispielsweise Natriumchlorid oder Salzsäure. Deren typische Konzentrationen sind nachfolgend angegeben:

5 Chloridionen (zugegeben

beispielsweise als NaCl) 0,01 - 0,18 g/l vorzugsweise 0,03 - 0,10 g/l.

Darüber hinaus enthält das erfindungsgemäße Bad mindestens eine Additivverbindung zur Steuerung der physikalisch-mechanischen Eigenschaften der
Kupferschichten. Geeignete Additivverbindungen sind beispielsweise polymere
Sauerstoff enthaltende Verbindungen, organische Schwefelverbindungen, Thioharnstoffverbindungen und polymere Phenazoniumverbindungen.

Die Additivverbindungen sind innerhalb folgender Konzentrationsbereiche in der Abscheidelösung enthalten:

übliche polymere Sauerstoff ent-

	haltende Verbindungen	0,005 - 20 g/i
20	vorzugsweise	0,01 - 5 g/l
	übliche wasserlösliche organische	
	Schwefelverbindungen	0,0005 - 0,4 g/l
	vorzugsweise	0,001 - 0,15 g/l.

In Tabelle 1 sind einige polymere Sauerstoff enthaltende Verbindungen aufgeführt.

<u>Tabelle 1</u> (polymere Sauerstoff enthaltende Verbindungen)

30 Carboxymethylcellulose
Nonylphenol-polyglykolether
Octandiol-bis-(polyalkylenglykolether)
Octanolpolyalkylenglykolether

` WO 00/44042

13

PCT/DE00/00133

Ölsäure-polyglykolester

Polyethylen-propylenglykol

Polyethylenglykol

Polyethylenglykol-dimethylether

5 Polyoxypropylenglykol

Polypropylenglykol

Polyvinylalkohol

Stearinsäure-polyglykolester

Stearylalkohol-polyglykolether

10 B-Naphthol-polyglykolether

In Tabelle 2 sind verschiedene Schwefelverbindungen mit geeigneten funktionellen Gruppen zur Erzeugung der Wasserlöslichkeit angegeben.

- 15 <u>Tabelle 2</u> (organische Schwefelverbindungen)
 - 3-(Benzthiazolyl-2-thio)-propylsulfonsäure, Natriumsalz
 - 3-Mercaptopropan-1-sulfonsäure, Natriumsalz

Ethylendithiodipropylsulfonsäure, Natriumsalz

20 Bis-(p-sulfophenyl)-disulfid, Dinatriumsalz

 $Bis\text{-}(\omega\text{-sulfobutyl})\text{-}disulfid, \ Dinatriumsalz$

 $Bis\text{-}(\omega\text{-sulfohydroxypropyl})\text{-}disulfid, \ Dinatriumsalz$

Bis- $(\omega$ -sulfopropyl)-disulfid, Dinatriumsalz

Bis-(ω-sulfopropyl)-sulfid, Dinatriumsalz

25 Methyl-(ω-sulfopropyl)-disulfid, Dinatriumsalz

 $Methyl-(\omega\text{-sulfopropyl})\text{-trisulfid, Dinatriumsalz}$

 $O ext{-}Ethyl-dithiokohlens\"{a}ure-S ext{-}(\omega ext{-}sulfopropyl)-ester, Kaliumsalz}$

Thioglykolsäure

Thiophosphorsäure-O-ethyl-bis-(ω-sulfopropyl)-ester, Dinatriumsalz

Thiophosphorsäure-tris-(ω-sulfopropyl)-ester, Trinatriumsalz

Thioharnstoffverbindungen und polymere Phenazoniumverbindungen als Additivverbindungen werden in folgenden Konzentrationen eingesetzt:

14

0,0001 - 0,50 g/l 0,0005 - 0,04 g/l.

vorzugsweise

Um die erfindungsgemäßen Wirkungen bei der Anwendung des beanspruchten Verfahrens zu erreichen, sind im Bad zusätzlich Fe(II)- und/oder Fe(III)-Verbindungen enthalten. Die Konzentration dieser Stoffe ist nachfolgend angegeben:

Eisen-(II)-sulfat (FeSO₄ · 7 H₂O) vorzugsweise

1 - 120 g/l

20 - 80 g/Liter.

10

15

20

5

Geeignete Eisensalze sind Eisen(III)-sulfat-Heptahydrat und Eisen(III)-sulfat-Nonahydrat, aus denen sich nach kurzer Betriebszeit das wirksame Fe²+/Fe³+-Redoxsystem bildet. Diese Salze sind hervorragend geeignet für wäßrige, saure Kupferbäder. Es können auch andere wasserlösliche Eisensalze verwendet werden, beispielsweise Eisenperchlorat. Vorteilhaft sind Salze, die keine biologisch nicht oder schwer abbaubaren (harten) Komplexbildner enthalten, da diese Probleme bei der Spülwasserentsorgung bereiten können (beispielsweise Eisenammoniumalaun). Die Verwendung von Eisenverbindungen mit Anionen, die bei der Kupferabscheidelösung zu unerwünschten Nebenreaktionen führen, wie beispielsweise Chlorid oder Nitrat, sollten möglichst nicht eingesetzt werden. Günstig sind daher auch Carboxylate des Eisens wie Acetat, Propionat und Benzoat, sowie die Hexafluorosilikate.

25

30

Als Anoden werden keine löslichen Anoden aus Kupfer eingesetzt, sondern dimensionsstabile, unlösliche Anoden. Durch Verwendung der dimensionsstabilen, unlöslichen Anoden kann ein konstanter Abstand zwischen den Anoden und den Wafern eingestellt werden. Die Anoden sind in ihrer geometrischen Form problemlos an die Wafer anpaßbar und verändern im Gegensatz zu löslichen Anoden ihre geometrischen Außenabmessungen praktisch nicht. Dadurch bleibt der die Schichtdickenverteilung an der Oberfläche der Wafer beeinflussende Abstand zwischen den Anoden und den Wafern konstant.

" WO 00/44042 PCT/DE00/00133

15

Zur Herstellung unlöslicher Anoden werden gegenüber dem Elektrolyten widerstandsfähige (inerte) Materialien eingesetzt, wie beispielsweise Edelstahl oder Blei. Vorzugsweise werden Anoden verwendet, die als Grundwerkstoff Titan oder Tantal enthalten, das vorzugsweise mit Edelmetallen oder Oxiden der Edelmetalle beschichtet ist. Als Beschichtung werden beispielsweise Platin, Iridium oder Ruthenium sowie die Oxide oder Mischoxide dieser Metalle verwendet. Für die Beschichtung können neben Platin, Iridium und Ruthenium grundsätzlich auch Rhodium, Palladium, Osmium, Silber und Gold bzw. deren Oxide und Mischoxide eingesetzt werden. Eine besonders hohe Widerstandsfähigkeit gegenüber den Elektrolysebedingungen konnte beispielsweise an einer Titananode mit einer Iridiumoxidoberfläche beobachtet werden, die mit feinen Partikeln, beispielsweise kugelförmigen Körpern, bestrahlt und dadurch porenfrei verdichtet wurde. Außerdem können selbstverständlich auch Anoden eingesetzt werden, die aus Edelmetallen bestehen, beispielsweise Platin, Gold oder Rhodium oder Legierungen dieser Metalle. Grundsätzlich können auch andere inerte elektrisch leitfähige Materialien wie Kohlenstoff (Graphit) eingesetzt werden.

5

10

15

Zur elektrolytischen Kupferabscheidung wird eine Spannung zwischen dem Halbleitersubstrat und der Anode angelegt, wobei die Spannung so gewählt wird, daß ein elektrischer Strom von 0,05 A bis 20 A, vorzugsweise 0,2 A bis 10 A und insbesondere 0,5 A bis 5 A, pro dm² Halbleitersubstratoberfläche fließt.

Da die bei der Abscheidung aus der Abscheidelösung verbrauchten Kupferionen durch die Anoden nicht unmittelbar durch Auflösung nachgeliefert werden können, werden diese durch chemische Auflösung von entsprechenden Kupferteilen oder Kupfer enthaltenden Formkörpern ergänzt. Durch die oxidierende Wirkung der in der Abscheidelösung enthaltenen Fe(III)-Verbindungen werden in einer Redoxreaktion Kupferionen aus den Kupferteilen oder Formkörpern gebildet.

WO 00/44042

5

10

20

25

Zur Ergänzung der durch Abscheidung verbrauchten Kupferionen wird daher ein Kupferionen-Generator eingesetzt, in dem Teile aus Kupfer enthalten sind. Zur Regenerierung der durch Verbrauch an Kupferionen verarmten Abscheidelösung wird diese an den Anoden vorbeigeführt, wobei sich Fe(III)-Verbindungen aus den Fe(II)-Verbindungen bilden. Anschließend wird die Lösung durch den Kupferionen-Generator hindurchgeleitet und dabei mit den Kupferteilen in Kontakt gebracht. Dabei reagieren die Fe(III)-Verbindungen mit den Kupferteilen unter Bildung von Kupferionen, d.h. die Kupferteile lösen sich auf. Gleichzeitig werden die Fe(III)-Verbindungen in die Fe(II)-Verbindungen überführt. Durch Bildung der Kupferionen wird die Gesamtkonzentration der in der Abscheidelösung enthaltenen Kupferionen konstant gehalten. Vom Kupferionen-Generator aus gelangt die Abscheidelösung wieder zurück in den mit den Wafern und den Anoden in Kontakt stehenden Elektrolytraum.

Durch diese spezielle Technik kann die Konzentration der Kupferionen in der Abscheidelösung sehr leicht konstant gehalten werden.

Für die Kupferabscheidung werden die Wafer üblicherweise horizontal gehalten. Dabei wird darauf geachtet, daß die Rückseite des Wafers nicht mit der Abscheidelösung in Kontakt kommt. Den Wafern sind Anoden im Abscheidebad, ebenfalls horizontal gehalten, direkt gegenüber angeordnet.

Das erfindungsgemäße Verfahren eignet sich insbesondere zum Bilden von Leiterbahnen, Verbindungskontaktierungen und Anschlußplätzen in an den Oberflächen von Wafern liegenden Vertiefungen. Üblicherweise werden die Oberflächen der Wafer vor der Bildung dieser metallischen Strukturen aus Siliziumdioxid gebildet. Zur Herstellung der Leiterbahnen und Verbindungskontaktierungen wird Kupfer hierzu in grabenartigen oder als Sackloch ausgebildeten Vertiefungen abgeschieden.

30

Um auf der dielektrischen Oberfläche der Siliziumdioxidschicht eine Kupferschicht galvanisch abscheiden zu können, muß erstere zunächst elektrisch leitend gemacht werden. Außerdem müssen geeignete Vorkehrungen getroffen WO 00/44042 PCT/DE00/00133

werden, um die Diffusion von Kupferatomen in das darunterliegende Silizium zu verhindern.

17

Um eine Diffusionssperre zwischen der Kupferschicht und Silizium zu erzeugen wird daher beispielsweise eine Nitridschicht (beispielsweise Tantalnitridschicht) mit einem Sputterverfahren gebildet.

5

10

15

25

30

Anschließend wird die Grundmetallschicht erzeugt, die eine elektrisch leitfähige Grundlage für die anschließende galvanische Metallisierung bildet. Als Grundmetallschicht wird eine vorzugsweise 0,02 µm bis 0,3 µm dicke, ganzflächige Schicht erzeugt, vorzugsweise mit einem physikalischen Metallabscheideverfahren und/oder einem CVD-Verfahren und/oder einem PECVD-Verfahren. Grundsätzlich kann aber auch ein galvanotechnisches Verfahren, beispielsweise ein außenstromloses Metallabscheideverfahren, eingesetzt werden. Beispielsweise kann eine aus Kupfer bestehende Grundmetallschicht abgeschieden werden. Geeignet sind auch andere leitfähige Schichten, vorzugsweise Metallschichten.

Danach wird die etwa 1 µm dicke Kupferschicht nach dem vorstehend beschriebenen Verfahren galvanisch abgeschieden. Selbstverständlich kann diese Schicht auch dünner oder dicker sein, beispielsweise von 0,2 µm bis 5 µm.

Nach der Bildung dieser Kupferschicht wird die Struktur der Leiterbahnen, Verbindungskontaktierungen und Anschlußplätze übertragen. Hierzu können übliche Strukturierungsverfahren angewendet werden. Beispielsweise kann die gebildete Kupferschicht mit einer Resistschicht überzogen werden und anschließend durch Entfernen der Resistschicht an den Stellen wieder freigelegt werden, an denen keine Leiterbahnen, Verbindungskontaktierungen oder Anschlußplätze gebildet werden sollen. Schließlich wird die Kupferschicht in den freigelegten Bereichen entfernt.

In der als "Damaszener Kupfermetallisierung" bekannt gewordenen Verfahrensweise wird Kupfer insbesondere in den graben- bzw. lochartigen Vertiefungen abgeschieden und das sich auf der Oberfläche des Wafers außerhalb der Vertiefungen abgeschiedene Kupfer mit einem Polierverfahren, das auf mechanischen und chemischen Methoden beruht (CMP-Verfahren), selektiv entfernt.

Nachfolgend wird ein Beispiel für das erfindungsgemäße Verfahren angegeben.

5

10

Beispiel:

Zur Herstellung einer Kupferschicht wurde ein mit Vertiefungen (trenches, vias) versehener Wafer zuerst mit einer Diffusionsbarriere aus Tantalnitrid und anschließend mit einer etwa 0,1 µm dicken Kupferschicht, die beide mit Sputterverfahren gebildet wurden, überzogen. Zur weiteren Abscheidung der Kupferschicht mit dem erfindungsgemäßen Verfahren wurde ein Kupferabscheidebad mit folgender Zusammensetzung eingesetzt:

15	H ₂ SO ₄ , 98 Gew%	230 g/l
	CuSO₄ · 5 H₂O	138 g/l
	FeSO₄ · 7 H₂O	65 g/l
	NaCl	0,08 g/l
	Sauerstoff enthaltende poly	ymere Netzmittel
20	in Wasser	

Das Kupfer wurde unter folgenden Bedingungen abgeschieden:

kathodische Stromdichte 4 A/dm²

25 Umwälzleistung des Bades 5 I/min
unlösliche Anoden
Raumtemperatur

Das Beschichtungsergebnis ist an Hand von Querschliffen durch den Wafer 1 in Fig. 1 gezeigt, der mit Kupfer 3 gefüllte Vertiefungen 2 mit unterschiedlichen Breiten D vor Durchführung eines CMP-Verfahrens aufweist. Auch die Oberflächen der erhabenen Stellen am Wafer 1 sind mit der Kupferschicht 3 überzogen. Die Kupferschichtdicke d über den Vertiefungen 2 ist überraschenderweise

WO 00/44042 PCT/DE00/00133

19

größer als über den erhabenen Stellen auf dem Wafer 1. Dadurch ist es nicht sehr aufwendig, eine ebene Oberfläche des Wafers 1 mit dem CMP-Verfahren zu erreichen.

5

10

15

20

25

Patentansprüche:

- 1. Verfahren zum galvanischen Bilden von Leiterstrukturen aus hochreinem Kupfer auf mit Vertiefungen versehenen Halbleitersubstratoberflächen bei der Herstellung von integrierten Schaltungen, insbesondere in Vertiefungen mit hohem Aspektverhältnis, mit folgenden Verfahrensschritten:
 - a. Beschichten der mit den Vertiefungen versehenen Halbleitersubstratoberflächen mit einer ganzflächigen Grundmetallschicht, um eine ausreichende Leitfähigkeit für die galvanische Abscheidung zu erzielen;
 b. ganzflächiges Abscheiden von Kupferschichten mit gleichmäßiger
 Schichtdicke auf der Grundmetallschicht mit einem galvanischen Metallabscheideverfahren durch In-Kontakt-Bringen der Halbleitersubstrate mit
 einem Kupferabscheidebad,
 - i. wobei das Kupferabscheidebad mindestens eine Kupferionenquelle, mindestens eine Additivverbindung zur Steuerung der physikalisch-mechanischen Eigenschaften der Kupferschichten sowie Fe(II)-Verbindungen und/oder Fe(III)-Verbindungen enthält und
 - ii. wobei zwischen den Halbleitersubstraten und dimensionsstabilen, in dem Bad unlöslichen und mit diesem in Kontakt gebrachten Gegenelektroden eine elektrische Spannung angelegt wird, so daß zwischen den Halbleitersubstraten und den Gegenelektroden ein elektrischer Strom fließt;
 - c. Strukturieren der Kupferschicht.
- 2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß der Strom mit einer zeitlichen Abfolge von uni- oder bipolaren Pulsen verändert wird.

WO 00/44042 PCT/DE00/00133

3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß der Strom mit einer zeitlichen Abfolge von bipolaren Pulsen, bestehend aus einer Folge von 20 Millisekunden bis 100 Millisekunden dauernden kathodischen und 0,3 Millisekunden bis 10 Millisekunden dauernden anodischen Pulsen, verändert wird.

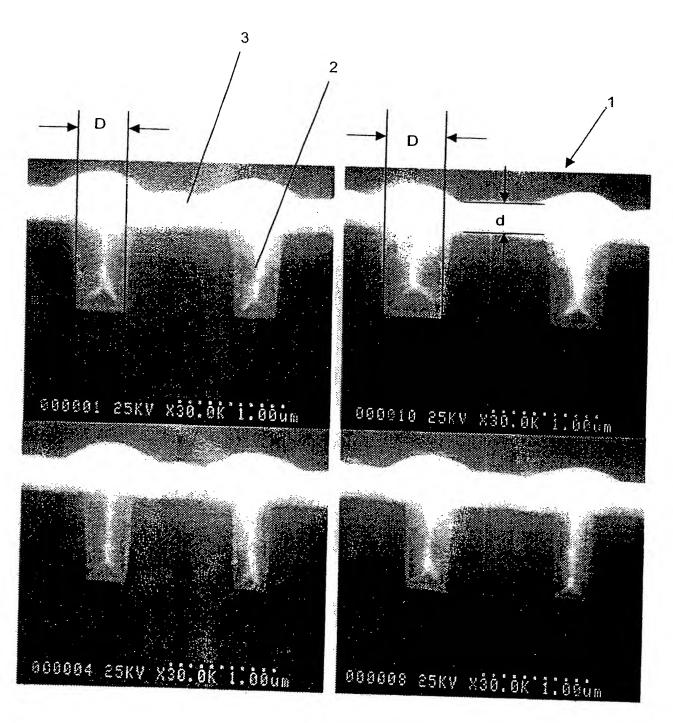
21

- 4. Verfahren nach einem der Ansprüche 2 und 3, dadurch gekennzeichnet, daß im Falle bipolarer Pulse der Peakstrom der anodischen Pulse auf mindestens denselben Wert eingestellt wird wie der Peakstrom der kathodischen Pulse.
- 5. Verfahren nach einem der Ansprüche 2 bis 4, dadurch gekennzeichnet, daß im Falle bipolarer Pulse der Peakstrom der anodischen Pulse zwei- bis dreimal so hoch eingestellt wird wie der Peakstrom der kathodischen Pulse.

5

30

- 6. Verfahren nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, daß mindestens eine Additivverbindung verwendet wird, ausgewählt aus der Gruppe, bestehend aus polymeren Sauerstoff enthaltenden Verbindungen, organischen Schwefelverbindungen, Thioharnstoffverbindungen und polymeren Phenazoniumverbindungen.
- 7. Verfahren nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, daß mit Edelmetallen oder Oxiden der Edelmetalle beschichtete inerte Metalle als dimensionsstabile, unlösliche Gegenelektroden eingesetzt werden.
- Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß mit Iridiumoxid
 beschichtetes und mittels feiner Partikel bestrahltes Titan-Streckmetall als Gegenelektrode eingesetzt wird.
 - 9. Verfahren nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, daß die Konzentration der Verbindungen der Kupferionenquelle im Kupferabscheidebad zeitlich konstant gehalten wird, indem Kupferteile oder Kupfer enthaltende Formkörper mit dem Kupferabscheidebad in Kontakt gebracht und Kupfer durch Reaktion mit im Bad enthaltenen Fe(III)-Verbindungen und/oder Fe(III)-ionen aufgelöst wird.



2.5 Adm⁻²

4.0 Adm⁻²

Fig.1

INTERNATIONAL SEARCH REPORT

I. .national Application No PCT/DE 00/00133

A. CLASSII IPC 7	FICATION OF SUBJECT MATTER H01L21/768 H01L21/288				
According to International Patent Classification (IPC) or to both national classification and IPC					
B. FIELDS	SEARCHED				
Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01L					
Documentat	ion searched other than minimum documentation to the extent that su	uch documents are included in the fields s	earched		
Electronic da	ata base consulted during the international search (name of data bas	se and, where practical, search terms used			
C. DOCUME	ENTS CONSIDERED TO BE RELEVANT				
Category *	Citation of document, with indication, where appropriate, of the rele	evant passages	Relevant to claim No.		
A	DE 195 45 231 A (ATOTECH DEUTSCHL 22 May 1997 (1997-05-22) cited in the application the whole document	AND GMBH)	1,2,4-9		
Furth	ner documents are listed in the continuation of box C.	X Patent family members are listed	l in annex.		
*A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "Date of the actual completion of the international search "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is combined with one or more other such document is combined with one or more other such document is combined with one or more other such document is combination being obvious to a person skilled in the art. "8" document member of the same patent family Date of mailing of the international search report		the application but seeny underlying the claimed invention to be considered to coument is taken alone claimed invention eventive step when the ore other such docupus to a person skilled			
22 May 2000 30/05/2000					
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL – 2280 HV Rijswijk Tel. (+31-70) 340–2040, Tx. 31 651 epo nl, Fav: (+31-70) 340–3016 Micke, K					

1

INTERNATIONAL SEARCH REPORT

Information on patent family members

h eational Application No PCT/DE 00/00133

DE 19545231 A 22-05-1997 AT 190677 T 15-04-2000 CA 2233329 A 29-05-1997 DE 59604701 D 20-04-2000 W0 9719206 A 29-05-1997	Potent de			
CA 2233329 A 29-05-1997 DE 59604701 D 20-04-2000 WO 9719206 A 29-05-1997	Patent document cited in search report	Publication date		1
JP 2000500529 T 18-01-2000	DE 19545231 A	22-05-1997	CA 2233329 A DE 59604701 D WO 9719206 A EP 0862665 A	29-05-1997 20-04-2000 29-05-1997 09-09-1998

Form PCT/ISA/210 (patent family annex) (July 1992)

INTERNATIONALER RECHERCHENBERICHT

i. .iationales Aktenzeichen PCT/DE 00/00133

A. KLASSI IPK 7	FIZIERUNG DES ANMELDUNGSGEGENSTANDES H01L21/768 H01L21/288				
Nach der Int	temationalen Patentklassifikation (IPK) oder nach der nationalen Klas	ssifikation und der IPK			
B. RECHEI	RCHIERTE GEBIETE				
Recherchierter Mindestprüfstoff (Massifikationssystem und Massifikationssymbole) IPK 7 H01L					
Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen					
Während de	er internationalen Recherche konsultierte elektronische Datenbank (N.	ame der Datenbank und evtl. verwendete S	Suchbegriffe)		
C. ALS WE	SENTLICH ANGESEHENE UNTERLAGEN				
Kategorie°	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe	e der in Betracht kommenden Teile	Betr. Anspruch Nr.		
A	DE 195 45 231 A (ATOTECH DEUTSCHL 22. Mai 1997 (1997-05-22) in der Anmeldung erwähnt das ganze Dokument	AND GMBH)	1,2,4-9		
	tere Veröffentlichungen sind der Fortsetzung von Feld C zu Behmen	X Siehe Anhang Patentfamilie			
"A" Veröffe aber n "E" älteres Anmel "L" Veröffe scheir ander- soll or ausge "O" Veröffe dem b Datum des	ntlichung, die den allgemeinen Stand der Technik definiert, nicht als besonders bedeutsam anzusehen ist Dokument, das jedoch erst am oder nach dem internationalen Idedatum veröffentlicht worden ist ntlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft er- nen zu lassen, oder durch die das Veröffentlichungsdatum einer en im Recherchenbericht genannten Veröffentlichung belegt werden ier die aus einem anderen besonderen Grund angegeben ist (wie frührt) entlichung, die sich auf eine mündliche Offenbarung, benutzung, eine Ausstellung oder andere Maßnahmen bezieht wettlichung die ver dem internationalen. Abmeldetatum aber nach	"T" Spätere Veröffentlichung, die nach dem oder dem Prioritätsdatum veröffentlicht Anmeldung nicht kollidiert, sondem nu Erfindung zugrundeliegenden Prinzips Theorie angegeben ist "X" Veröffentlichung von besonderer Bedek kann allein aufgrund dieser Veröffentlicherfinderischer Tätigkeit beruhend betra "Y" Veröffentlichung von besonderer Bedek kann nicht als auf erfinderischer Tätigkeit werden, wenn die Veröffentlichung mit Veröffentlichung mit Veröffentlichung mit Veröffentlichung, die Mitglied derselben Absendedatum des internationalen Re 30/05/2000	worden ist und mit der rzum Verständnis des der oder der ihr zugrundeliegenden utung; die beanspruchte Erfindung chung nicht als neu oder auf uchtet werden utung; die beanspruchte Erfindung eit berühend betrachtet einer oder mehreren anderen Verbindung gebracht wird und naheliegend ist		
	Postanschrift der Internationalen Recherchenbehörde	Bevoltmächtigter Bediensteter			
Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL – 2280 HV Rijswijk Tel. (431–70) 340–2040, Tx. 31 651 epo nl, Fax: (+31–70) 340–3016 Micke, K					

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Ir ationales Aktenzeichen
PCT/DE 00/00133

Im Deebaset at 1.11			
Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
DE 19545231 A	22-05-1997	AT 190677 T CA 2233329 A DE 59604701 D WO 9719206 A EP 0862665 A JP 2000500529 T	15-04-2000 29-05-1997 20-04-2000 29-05-1997 09-09-1998 18-01-2000

Formblatt PCT/ISA/210 (Anhang Patentlamilie)(Juli 1992)

This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:
BLACK BORDERS
☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
FADED TEXT OR DRAWING
☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
☐ SKEWED/SLANTED IMAGES
☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
☐ GRAY SCALE DOCUMENTS
☐ LINES OR MARKS ON ORIGINAL DOCUMENT
\square REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
□ OTHER:

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)